

Zentralübung Rechnerstrukturen: Pipelining und Superskalartechniken

4. Aufgabenblatt – Musterlösung

1 Pipelining

- a) • Ohne Pipelining: Zykluszeit = Summe aller Stufen
 $\text{Zykluszeit} = 250 \text{ ps} + 100 \text{ ps} + 130 \text{ ps} + 220 \text{ ps} + 50 \text{ ps} = 750 \text{ ps}$
 • Mit Pipelining: Zykluszeit = Längste Stufe + Latenz des Pipelineregisters
 $\text{Zykluszeit} = 250 \text{ ps (IF-Stufe)} + 20 \text{ ps} = 270 \text{ ps}$
- b) $\text{SpeedUp} = \frac{\text{average exec time w/o pipeline}}{\text{average exec time w pipeline}} = \frac{\text{CPI} * \text{CycleTime w/o p}}{\text{CPI} * \text{CycleTime w p}} = \frac{1,0 * 750 \text{ ps}}{1,2 * 270 \text{ ps}} \approx 2,31$
- c)

IF	ID + EX	MA + WB
----	---------	---------
- d) Die Zykluszeit wird von der Ausführungszeit längsten Stufe bestimmt
 $\Rightarrow$ Aufteilung der längsten Stufe, hier der IF-Stufe
 Die Aufteilung einer anderen Stufe würde zu keiner Reduktion der Zykluszeit führen.

2 Algorithmus von Tomasulo I

#	Instruktion	Issue	Executes	Writes Result
1	mul r2, r1, r1	1	2	6
2	div r4, r4, r2	2	7	15
3	add r1, r4, r4	3	16	18
4	add r2, r4, r3	4	19	21
5	div r1, r2, r3	7	22	30
6	sub r4, r4, r2	8	22	24
7	add r3, r1, r2	9	31	33
8	mul r1, r2, r3	16	34	38
9	add r3, r3, r3	19	34	36
10	sub r4, r4, r1	22	39	41

3 Algorithmus von Tomasulo II

Hinweis: Schauen Sie sich auch die Übungsfolien mit den ausführlichen Erläuterungen an!

Befehl	Takt																					
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22
LD.D F0,0(R1)	IF	ID	IS	M	M	M	WB	EX	WB	M	M											
ADD.D F4,F0,F2	IF	ID	IS				EX	EX	M	M												
S.D 0(R1),F4		IF	ID	IS																		
ADD R1,R1,#8		IF	ID	IS	EX	WB																
SUB R3,R1,R2		IF	ID	ID	IS	IS	EX	WB	EX	WB												
BLTZ R3,LOOP		IF	ID	ID				IS	EX	WB												
LD.D F0,0(R1)				IF	ID		IS	M	M	M	WB											
ADD.D F4,F0,F2				IF	ID				IS		EX	EX	WB	M	M							
S.D 0(R1),F4					IF	ID					IS	EX	WB									
ADD R1,R1,#8					IF	ID				IS	EX	WB										
SUB R3,R1,R2					IF	ID	ID				IS	EX	WB	IS	EX	WB						
BLTZ R3,LOOP						IF	ID	ID														
LD.D F0,0(R1)							IF	ID			IS		M	M	M	WB	EX	WB	M	M	IS	WB
ADD.D F4,F0,F2							IF	ID	ID				IS		IS	IS	EX	WB	EX	WB	IS	WB
S.D 0(R1),F4																						
ADD R1,R1,#8																						
SUB R3,R1,R2																						
BLTZ R3,LOOP																						

4 VLIW-Prozessoren

Hinweis: Schauen Sie sich auch die Übungsfolien mit den ausführlichen Erläuterungen an!

a)

Slot 1	Slot 2	Slot 3
add r1, r2, r3	sub r5, r3, r5	ld r11, [r12]
ld r3, [r1]	ld r9, [r7]	add r11, r11, r12
mul r3, r3, r3	mul r11, r11, r9	
st [r5], r3	st [r12], r11	

b)

Slot 1 (ALU)	Slot 2 (ALU)	Slot 3 (L/S)
add r1, r2, r3	sub r5, r3, r5	ld r11, [r12]
add r11, r11, r12		ld r3, [r1]
mul r3, r3, r3		ld r9, [r7]
mul r11, r11, r9		st [r5], r3
		st [r12], r11